

# 功率四方扁平无引脚 (PQFN) 封装

## 1 目的

本文档提供印刷电路板 (PCB) 设计和组装指南。文中包含了多种封装性能属性以供参考，例如湿度灵敏度级别 (MSL) 额定值、电路板级可靠性和热阻数据。

## 2 范围

本文档旨在概括介绍由 Freescale 内部组装厂和外部分包商组装厂组装的几款功率四方扁平无引脚 (PQFN) 封装。请注意，文中并未提供有关特定设备的具体信息。本文档仅用作指南，协助进行用户特定解决方案的开发。最终用户仍需自行开展开发工作，以优化 PCB 装配工艺和电路板设计。

## 目录

1 目的 .....	1
2 范围 .....	1
3 功率四方扁平无引脚 (PQFN) 封装 .....	2
3.1 封装说明 .....	2
4 印刷电路板指南 .....	2
4.1 PQFN 封装的印刷电路板设计 .....	2
4.2 PQFN 封装的焊膏漏网设计 .....	9

## 3 功率四方扁平无引脚 (PQFN) 封装

### 3.1 封装说明

PQFN 是一种表面贴装型塑料封装，封装下表面附有引脚。根据设备要求和目标应用，所有 PQFN 封装均设计为采用单个外露式散热引脚（标志）或多个外露式散热引脚。行业标准化委员会 JEDEC 指定的 MO-251 注册代号用于描述单个外露式裸焊盘 PQFN 封装系列产品。

#### 3.1.1 封装应用

PQFN 表面贴装型封装能够满足汽车、工业和商业应用的高功耗散热要求。焊接裸片粘合材料、厚型铜质引线架、外露式散热器和大尺寸铝线等特点使得 PQFN 封装能高效散热。

#### 3.1.2 封装尺寸

目前，PQFN 封装主体尺寸为 5 x 5 mm 至 12 x 12 mm。引脚数量范围为 16 至 36 个。外露散热引脚具有单行和双行两种配置，根据特定封装要求选择。周边引脚的引脚间距有 0.65 mm、0.80 mm 和 0.9 mm 三种设计。

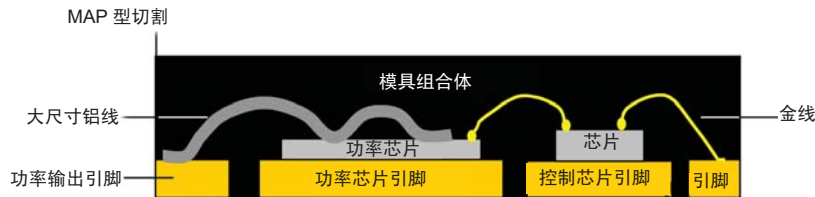


图 1. 定制 PQFN MAP（成型阵列封装）横截面。

## 4 印刷电路板指南

### 4.1 PQFN 封装的印刷电路板设计

为控制发热，PQFN 封装采用外露式引脚，因此具有独特而多变的外形。在设计 PCB 焊盘时须倍加谨慎，确保其符合 PQFN 封装底侧的独特排布。以下指南适用于用户特定解决方案。

#### 4.1.1 外围 I/O 焊盘

PCB 的设计应首先从 PQFN 引脚下面的 PCB 外围 I/O 引脚开始。PCB 的引脚长度应该比 PQFN 封装外边缘的实际引脚延长约 0.15 毫米（图 2）。沿着 PQFN 引脚边缘的爬锡可能不一致，这是因为引脚在切割后，由于引脚裸铜表面暴露，不同程度的氧化所造成的。氧化程度受到焊接前运输和环境暴露的情况所影响。若去除此氧化的影响，则依赖于用户选择的焊锡膏中助焊剂的活性程度。所有 PQFN 封装的器件的可焊性都是基于芯片级的测试，而不是 PCB 级别的测试。最终用户可以通过 x 射线分析来检验元件焊接的好坏。

封装下的外围引脚长度应为各组件外壳上注明的长度标称值。例如，外壳编号为 1503 的 36 I/O 0.8 mm 间距 PQFN 的最小和最大引脚长度分别为 0.95 mm 和 1.20 mm。以两者平均值作为长度标称值即可得到 1.075 mm 的引脚长度。因此，焊盘总长度应为  $0.15 + 1.075 = 1.225$  mm。

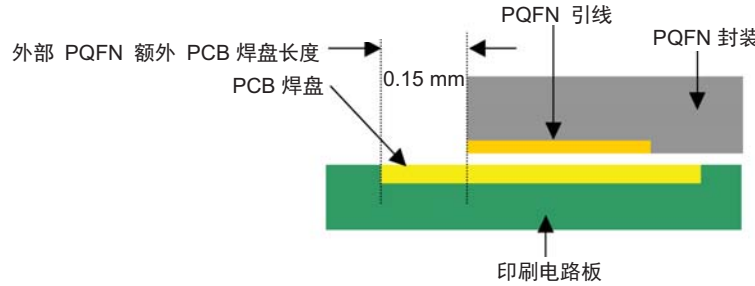


图 2. 封装引脚和推荐 PCB 焊盘的横截面

焊盘宽度应比各侧的引脚尺寸标称值（外壳注明的标称值）宽约 0.025 mm（图 3）。再次以外壳编号为 1503 的 PQFN 为例，外围焊盘宽度的最小值和最大值分别为 0.48 mm 和 0.62 mm。对这两个测量值求平均值，即得到 0.55 mm 的标称值。在各侧外加 0.025 mm 即可得到最终焊盘宽度，即 0.60 mm。一般所有引脚在外边缘都有一个宽度缩减，但是在 PCB 引脚的设计中不需要效仿这种设计。

在各侧外加 0.025 mm 的焊盘宽度（总计 0.05 mm）能给 PQFN 的安放留出宽松的空间，有助于在组装工艺中安放器件。在相邻焊盘间务必至少留出 0.20 mm 的焊盘间距。0.20 mm 间距能避免焊接时不慎桥接相邻引脚，造成电力“短路”问题。对于 0.65 mm 间距的 PQFN 外围焊盘，焊盘间典型间距为 0.20 mm。对于 0.8 mm 间距的 PQFN，此间距应增至 0.3 mm。

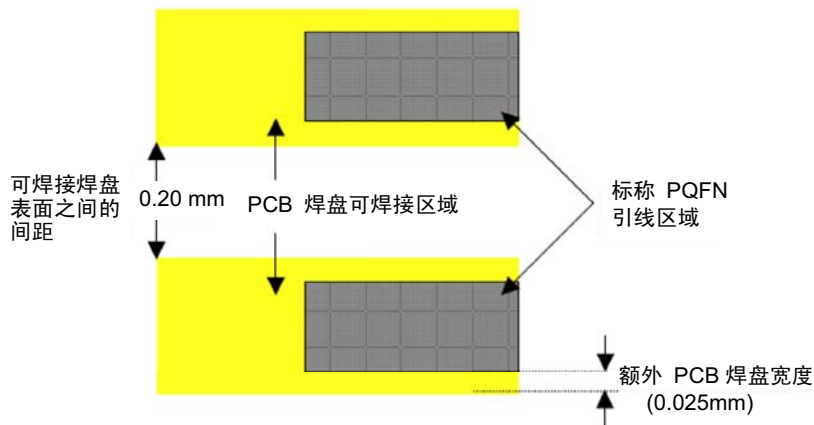


图 3.PCB 顶视图和 PQFN 引脚的推荐 PCB 焊盘尺寸

部分 PQFN 封装带有双行 I/O 引脚，如图 4 所示。处理此类封装时需要倍加谨慎，避免引脚间发生焊料桥接。同样，焊点根部和焊趾之间应至少保持 0.20 mm 的间距。

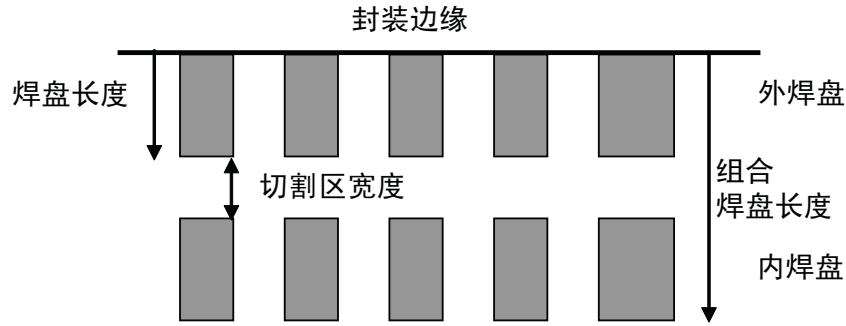


图 4. 外壳编号为 1445 的 PQFN 上的双行外围引脚

两行引脚之间的锯切间距是通过在引脚行之间锯出间隙而形成的。这种切割街区的宽度应为 0.35 mm 至 0.50 mm。外引脚行的长度范围在 0.65 mm 至 0.85 mm 之间。组合后的焊盘长度可在 1.9 mm 至 2.1 mm 之间。

对于两个引脚行，各焊盘的宽度均可利用上述规则予以设定。为保证将焊盘长度控制在可接受的程度内，请考虑采用最小尺寸的封装。内引脚行从边缘到焊趾的距离应为 1.0 mm（0.65 mm 最小引脚长度 + 0.35 最小切割街区宽度）。考虑到目标是在外 PCB 焊盘行与内封装焊盘行之间保持 0.20 mm 的间距，因此在设计外 PCB 焊盘长度时，保持 1.00 mm 的长度极为重要。

使用外封装引脚行长度的标称值（平均值）0.775 mm 可保障与内封装焊盘行之间的充足间距。在采用最小切割街区宽度的最小尺寸外封装焊盘外壳中，内行从边缘到焊趾的距离同样是 1.0 mm，因此应在外 PCB 焊盘与内封装焊盘行之间留出 0.225 mm 的间距，而非最小值 0.20 mm。对于最大尺寸的封装焊盘，PCB 外行焊盘与内封装焊盘之间的外行间距应增加至 0.425 mm  $((0.85 + 0.35) - 0.775)$ 。如果封装外行采用最小尺寸，切割街区宽度采用最大尺寸，则外 PCB 焊盘与内封装焊盘之间的间距应为 0.375 mm。

选定外焊盘行长度后，就需要设定 PCB 内行与外行之间的间距。在本例中，切割街区保守地设定为 0.5 mm。由于 PCB 外焊盘行长度为 0.775 mm，切割街区宽度为 0.50 mm，因此应从封装边缘内 1.275 mm 处的位置开始安装内 PCB 焊盘。

内封装行（焊趾）的后缘与封装边缘的距离可在 1.9 mm 至 2.1 mm 之间。对于小尺寸外壳，“理想的”内 PCB 焊盘长度应为 0.625 mm  $(1.9 - 1.275)$ 。对于最大尺寸 2.1 mm，“理想的”PCB 焊盘长度应为 0.825 mm。取两者平均值（间距标称值）0.725 mm 即可让封装焊盘与 PCB 焊盘充分交叠，在两个极端留出良好焊点。此外，这能在内焊盘行与外露焊盘之间留出一个小区间缓冲区。下面几节将介绍有关如何在外露焊盘与外围焊盘间建立可接受间距的更多建议。

图 5 展示了上述 PCB 焊盘布局和封装焊盘变体的一系列可能情况。A 型的外焊盘长度最小、切割街区宽度最小、封装的组合后焊盘长度最短。在这种情况下，设计指南可保证内封装焊盘不会与外 PCB 焊盘距离过近。B 型的切割街区宽度更改为最大长度，PCB 设计极为紧凑。C 型的外封装采用最大尺寸，而切割街区切割街区宽度在容许的范围内保持最小值。同样，设计建议将保持这些封装焊盘不会与对应的行 PCB 焊盘距离过近。最后，D 型的切割街区宽度增加至最大容许值，封装焊盘与 PCB 焊盘之间的间距保持在可接受程度。

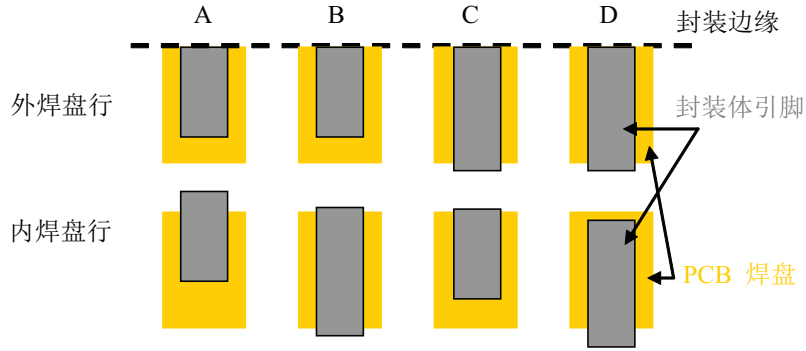


图 5. 采用极端封装焊盘的双行焊盘布局示例

对于外围焊盘，飞思卡尔建议封装用户采用非阻焊层限定 (NSMD) 焊盘开口。与常用于球栅阵列封装的阻焊层限定 (SMD) 焊盘相比，NSMD 焊盘的焊点使用寿命可靠性更高。SMD 焊盘的可靠性之所以低于 NSMD 焊盘，是因为铜质焊盘顶层的阻焊层边缘会造成“应力梯级”，在循环中压迫焊点，导致出现开裂。尽管如此，SMD 焊盘仍然功能强大，在焊点使用寿命并非主要可靠性考虑事宜的部分应用中必不可少。

NSMD 焊盘应沿铜质焊盘周缘采用 0.0625 mm 至 0.075 mm 之间的阻焊层开口。因此，总开口尺寸将使焊盘的长和宽增加 0.125 mm 至 0.150 mm (图 6)。所得到的间距应符合大多数印刷电路板制造环节中的容差条件。

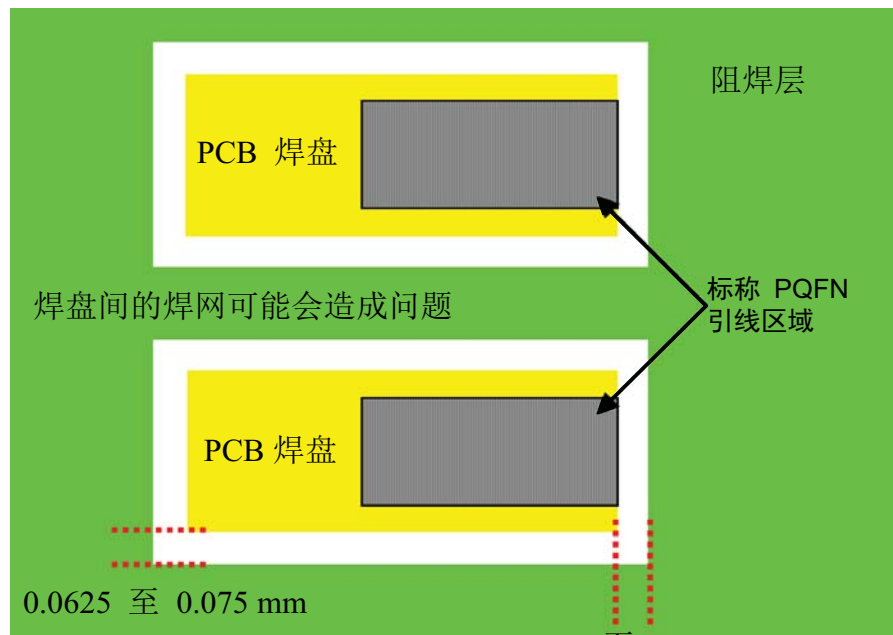


图 6. 周缘采用阻焊层的 PCB 焊盘上的 PQFN 焊盘顶视图

根据相邻外围焊盘之间的间距，阻焊层之间可能有也可能没有间距（图 6 中焊盘间的绿色区域）。总体而言，宽度小于 0.150 mm 的阻焊层难以保持在正确位置，因为它们与电路板的接触表面极为有限，可能会因翘起而脱离与电路板的接触。铜质焊盘边缘和阻焊层边缘之间需要有 0.0625 mm 至 0.075 mm 的空隙，因此焊盘间的间距应至少为 0.275 mm；给各引脚间的阻焊层留出充足空间。

对于 SMD 焊盘，预期可焊接表面由阻焊层开口决定。上述规则同样适用于确定可焊接表面。阻焊层下的铜质焊盘各边尺寸将增加 0.0625 mm 至 0.075 mm。阻焊层开口则会相应地减少这一尺寸（图 7）。通过增加铜质焊盘尺寸，即可适应阻焊层对齐公差，最终得到由全部四边上的阻焊层开口确定的可焊接表面。NSMD 与 SMD 焊盘的可焊接表面在名义上应完全相同。

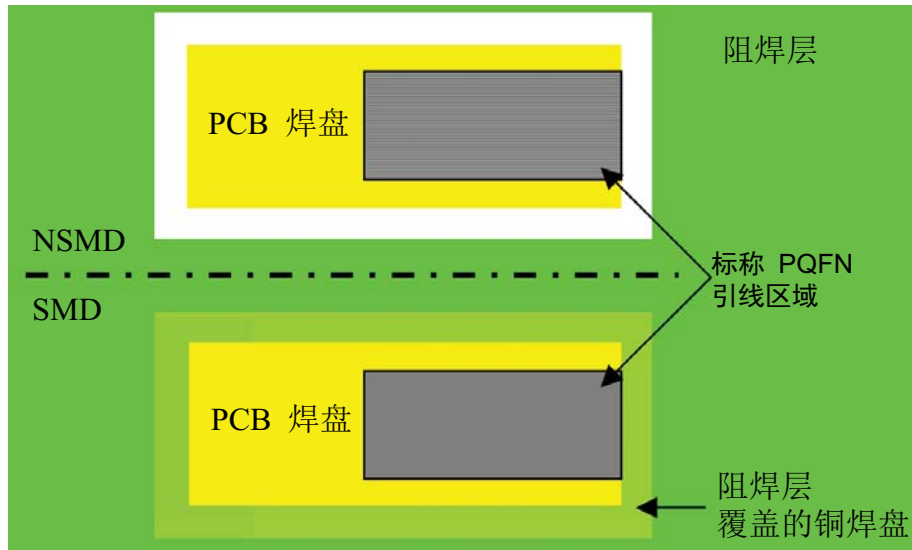


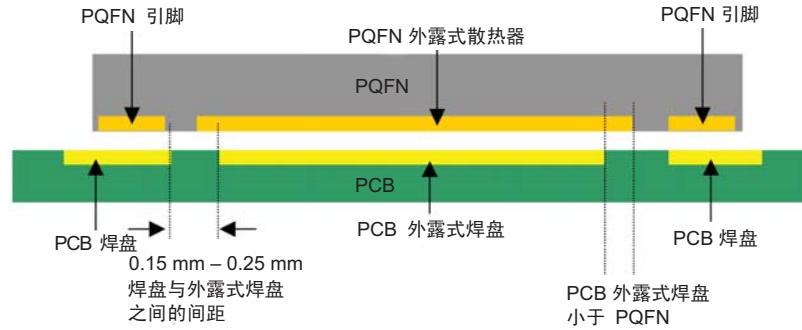
图 7.NSMD 与 SMD PCB 焊盘的对比

#### 4.1.2 适用于外露式散热器的大型引脚

完成外围焊盘设计后，即应设计大型外露式焊盘，建立 PQFN 外露式散热器的贴装表面。PQFN 散出的大部分热量均将直接通过外露式散热器下表面排出。为帮助将所产生的热量传入 PCB，建议在贴装器件下方使用电镀导通孔阵列。导通孔阵列的具体直径和间距由最终用户确定。此类导通孔阵列的直径通常与应用 PCB 上的其他钻孔尺寸一致。JEDEC 委员会推荐为热标准化测试采用电镀导通孔，采用 0.3 mm 的导通孔直径，采用 1.2 mm 的各 JESD51-5 间中心间距。这种导通孔模式可作为建立客户特定电路板设计的起点。如果设计时通过孔是不填充的，在今后 SMT 时，可以通过锡膏填满，但应考虑到锡膏体积的减少。

PCB 外露式焊盘与外围焊盘一致，外围焊盘边缘与外露式焊盘之间至少有 0.20 mm 间距，目的同样是避免焊料桥接。封装下方可能存有大量焊料用以覆盖大尺寸外露式焊盘区域，此时可将 0.20 mm 的间距增加值约 0.25 mm（图 8）。在应用注明的指导准则后，PCB 外露式焊盘的尺寸通常会小于 PQFN 外露式散热器（图 8）。这种情况是可以接受的，因为在使用中，在 PQFN 元件下面的外露散热引脚处可能会有足够数量的焊锡帮助除去热量。




**图 8.NSMD 与 SMD PCB 焊盘的对比**

对于大型外露式焊盘而言，选择 NSMD 还是 SMD 并不像 I/O 外围引脚那样重要。在大型铜质区域使用 SMD 外露式焊盘可降低外围引脚与外露式焊盘间出现焊料桥接问题的几率。在设计 SMD 外露式焊盘时，应遵照上述规则设计铜质区域，将整个周缘上铜质区域的阻焊层开口减小 0.0625 mm 至 0.075 mm。这能略为减少可焊接表面积，同样也能使 PCB 外露式焊盘小于封装外露式散热器。

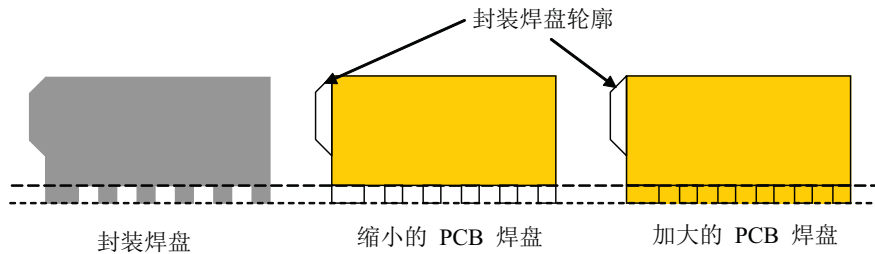
外露式焊盘的最大尺寸在 X 轴和 Y 轴方向上均为 6.6 mm。根据上述设计，封装下方外围焊盘的长度为 1.075 mm，各外围焊盘行与外露式焊盘之间的间距可计算如下：

$$(9 - 6.6 - 2(1.075))/2 = 0.125 \text{ mm.}$$

这个值小于避免焊料桥接所需的最低间距目标 0.20 mm。为达到 0.20 mm 的间距目标，只需将周缘 PCB 外露式焊盘尺寸减小 0.075 mm 即可。此外，使用 0.10 mm 的额外间隔应更为简单，因为这种方法可将外围焊盘与外露式焊盘之间的距离加大至 0.225 mm。最后，沿周缘减小 0.1 mm 后的外露式焊盘总宽度为： $(6.6 - 0.1 - 0.1) = 6.4 \text{ mm}$ 。

PQFN 上外露式焊盘之间的间距通常大于 0.15 mm。但请务必谨慎，确保 PCB 上外露式焊盘之间保持充足间距，以避免发生焊料桥接问题。由于这些大型区域上印刷的焊膏总量较多，因此在器件安装工艺中更换焊膏可能导致相邻器件接触，导致焊料桥接。确保大型外露式焊盘之间的间距大于 0.20 mm，以降低这一问题的发生几率。此外，使用 SMD 外露式焊盘时，焊盘之间的间距可再度加大。

对于大型外露式焊盘，PQFN 封装可能采用非常规形状。许多此类非常规形状均源自构成封装的引脚架形状。大多数情况下无需在电路板端焊盘中整合这些非常规形状。例如，16 引脚 PQFN（外壳注明编号为 1402）的焊盘 14 和焊盘 15 上具有延伸到封装边缘以外的“手指”形部分（图 9）。



**图 9. 外露式焊盘形状和  
外壳注明编号为 1402 的可能 PCB 焊盘示例**

1:1 复制 PCB 引脚可能没价值的。就此而言，有两种替代方案：一种是将 PCB 焊盘缩小，使之与封装焊盘侧边成直角；另一种方案是使 PCB 焊盘与封装边缘成直角。

部分 PQFN 封装上具有未编号的外露式铜质区域。不推荐创建 PCB 焊盘来连接这些焊盘。总体而言，这些焊盘结构源自导线架形状，在连接到 PCB 时可能会导致意外的电气行为。外壳编号 1558 提供了一个很好的例子（图 10）。封装中共有 4 个代表外露式 Cu 的小方框（以红色圈出）。这些部分来自导线架结构，如果将其连接到 PCB，很有可能会对组件造成无法预计的电气后果。此外，这种封装在大型外露式焊盘 16 上具有“猫耳”（以绿色圈出）。猫耳对于焊缝可靠性和热性能并不重要。因此，不必在 PCB 焊盘设计中考虑焊盘 16 的这些区域。



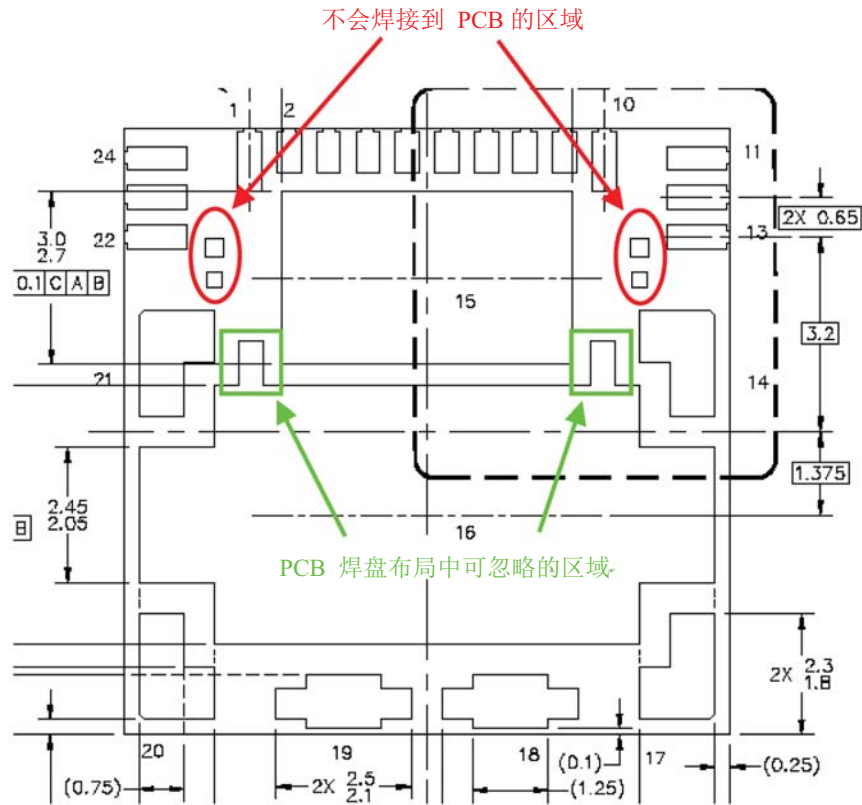


图 10. 未编号区域不应连接至 PCB 的示例

## 4.2 PQFN 封装的焊膏漏网设计

大体上，焊膏漏网孔隙开口可与外围 PCB 焊盘尺寸保持一比一 (1:1) 的比例。但漏网孔隙开口应小于大型 PCB 外露式焊盘区域，以降低发生焊料桥接问题的几率。PCB 外露式焊盘区域中将有大量焊料，因此有必要在外露式焊盘与周边 PCB 焊盘之间增加额外的物理空间。建议将漏网孔隙开口尺寸至少减小 0.25 mm，如图 11 所示，以兼容任何外壳轮廓图规定的最大外露式焊盘尺寸。

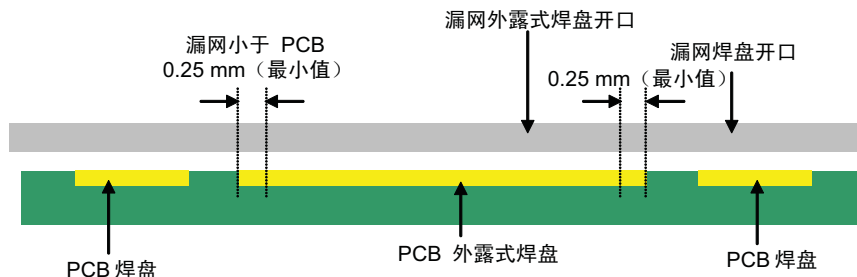


图 11. 缩小后的外露式焊盘外部的焊料漏网孔隙

在锡膏印刷操作中，在大的开口区域网板刮刀既可以填充锡膏，也可以带走锡膏。在大的开口区域网板刮刀弯曲进入大开口，带走了部分锡膏，从而留下比预期的更少的焊锡量。为了避免刮刀

带走锡膏的现象，可以将开孔变为较小阵列的开口。为降低挖取的影响，孔隙可拆分为多个较小开口组成的阵列。开口阵列将构成“窗格”模式，如图 12 所示。约为 3.2 mm x 3.2 mm 或更大尺寸的大型 PCB 外露式焊盘应具有“窗格”漏网开口模式。建议在各窗格间保持 0.25 mm 的间距。

漏网厚度对焊接效果有重要影响。漏网厚度通常是根据行业惯例和 PCB 模块上其他器件的需求选择的。飞思卡尔已使用厚度为 0.125 mm 和 0.150 mm（分别为 5.0 和 6.0 mil）的漏网成功实现了焊接加工。如果所用漏网厚度超过 0.150 mm，则建议通过研究缩小漏网开口尺寸，进而减少焊料总量，将焊料桥接的风险控制在最低限度。对于厚度小于 0.125 mm 的漏网，为保证焊料充分润湿所有接触面，可能需要扩大孔隙开口。

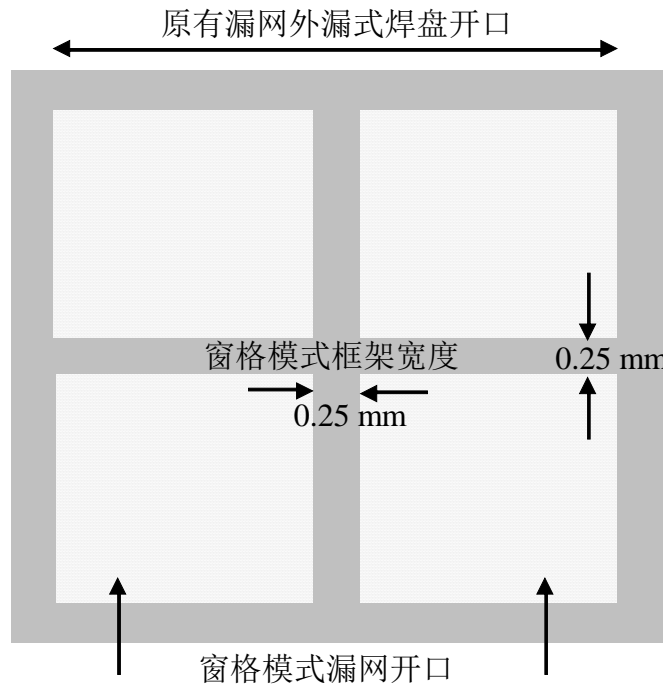


图 12. 外露式焊盘漏网开口的窗格模式

飞思卡尔建议 PQFN 封装客户选用不锈钢薄片作为漏网材料。不锈钢漏网的使用寿命更长。此外，使用激光切削开口能保证更均匀一致的开口。经过电解抛光处理，焊膏将在印刷工艺后更一致地排出开口侧壁。强烈建议客户在再流焊前后使用 X 光分析，确定漏网设计能为 PCB 提供充足的焊膏，同时也能保证各焊膏区域之间的清晰分隔。

使用 QFN 系列之类的封装时（包括 PQFN 封装），焊膏粉质类型对于保证每次印刷时始终如一地提供等量焊膏有着重要的意义。焊膏中的 3 型粉末较为常用，效果理想。4 型粉末也属于推荐类型。对于 QFN 和 PQFN（特别是外围焊盘）等小间距器件，这些类型的粉末更为适用。

在回流焊的时候，空洞应最小化。在温度达到时，因为助焊剂和溶剂的蒸发，空洞会自然发生。通过精心选择的焊膏和优化回流温度曲线，空洞可以最小化。大外露 PCB 散热引脚区域是最容易产生空隙。另外，外露 PCB 散热引脚与导热孔处可能有许多孔隙，这取决于焊锡膏能否恰当地流入密封那些导热孔。

如果前面描述的指导方针导致高得令人无法接受的电路板连接焊接空洞，或者想要预防产生过高的空洞时，需要修改 PCB 大外露散热引脚设计，请使用以下建议：

- **步骤 1:** 按外形图要求，确定 PCB 大散热引脚设计的最小尺寸。
- **步骤 2:** 按照步骤 1 中定义的焊盘轮廓，将 PCB 焊盘划分为多个平均分布的单焊盘。单焊盘的推荐边缘长度为 1.0 mm 至 2.0 mm。单焊盘之间的距离应为 0.2 mm。（详情参见图 13）
- **步骤 3:** 在每个焊盘的焊盘中心位置设置一个通孔。通孔必须堵好或填满。推荐通孔直径为 0.5 mm。（详情参见图 14）
- **步骤 4:** 按照指定 PCB 焊盘轮廓，生成焊膏漏网孔隙。考虑到孔隙尺寸，推荐将焊盘外围尺寸缩小 50  $\mu\text{m}$ 。75  $\mu\text{m}$  的孔隙角半径有助于优化焊膏释放。（详情参见图 15）

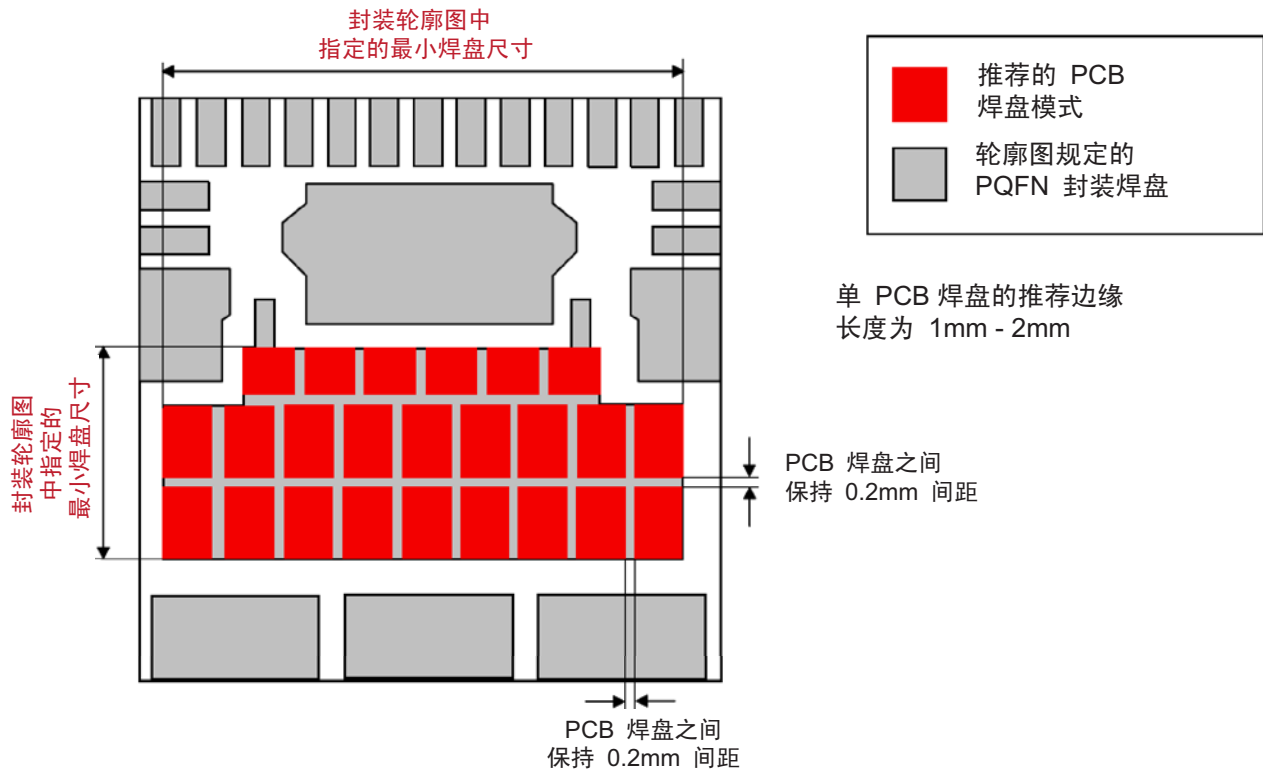
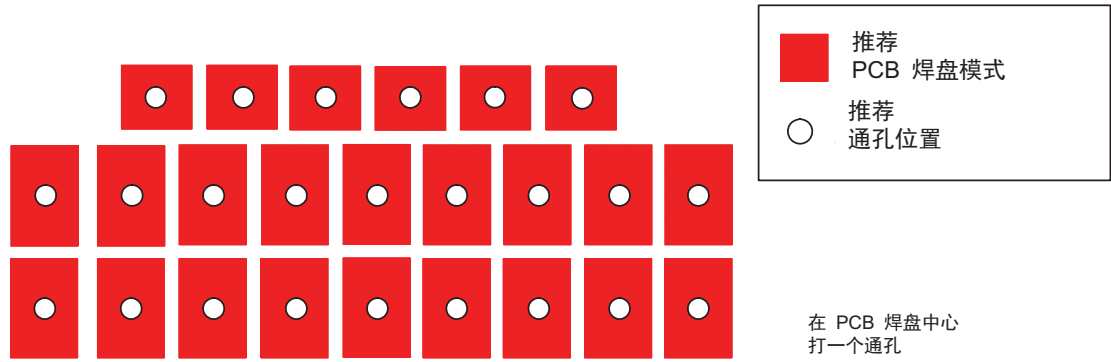


图 13.PCB 焊盘设计



推荐通孔直径为 0.5mm。  
PTH（电镀导通孔）通孔必须使用环氧树脂或阻焊料堵好或填满，以尽可能减少空泡形成，避免焊料流入通孔。

图 14. 通孔设计

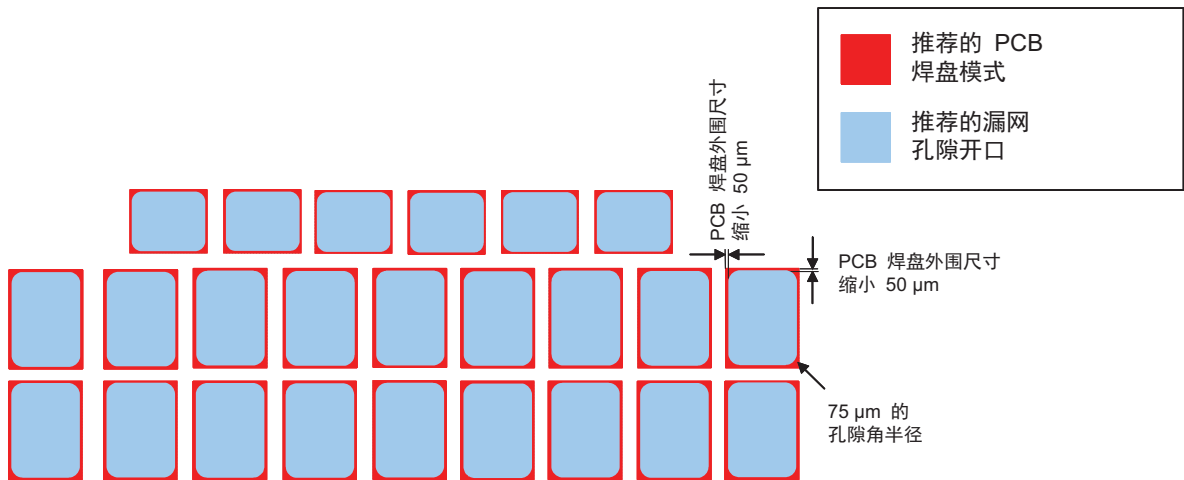


图 15. 漏网设计

- 大型外露式焊盘完工焊点的典型外观。完全无空泡的焊点，各焊盘中心处的通孔区域已堵好且未润湿。

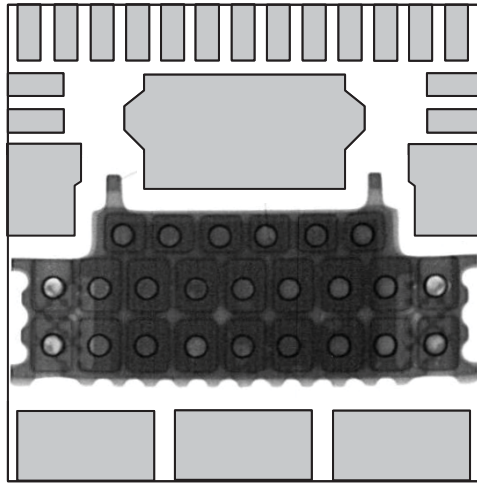


图 16. 组装件在 X 光下的典型外观

- 大型外露式焊盘完工焊点的典型横截面外观。焊盘完全润湿，通孔区域未润湿。

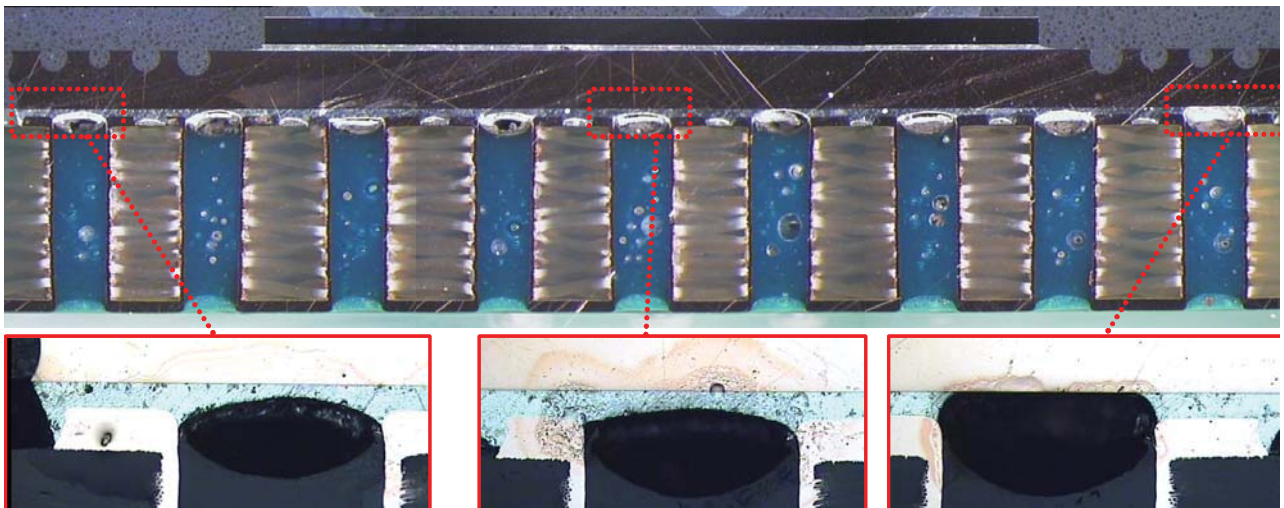


图 17. 横截面典型外观

## 5 修订历史记录

修订版	日期	变动说明
4.0	4/2007	<ul style="list-style-type: none"><li>• 制作了“修订历史记录”页</li></ul>

**How to Reach Us:**

**Home Page:**

[freescale.com](http://freescale.com)

**Web Support:**

[freescale.com/support](http://freescale.com/support)

本文档中的信息仅供系统和软件实施方使用 Freescale 产品。本文并未明示或者暗示授予利用本文档信息进行设计或者加工集成电路的版权许可。Freescale 保留对此处任何产品进行更改的权利，恕不另行通知。

Freescale 对其产品在任何特定用途方面的适用性不做任何担保、表示或保证，也不承担因为应用程序或者使用产品或电路所产生的任何责任，明确拒绝承担包括但不限于后果性的或附带性的损害在内的所有责任。Freescale 的数据表和 / 或规格中所提供的 "典型" 参数在不同应用中可能并且确实不同，实际性能会随时间而有所变化。所有运行参数，包括 "经典值" 在内，必须经由客户的技术专家对每个客户的应用程序进行验证。Freescale 未转让与其专利权及其他权利相关的许可。Freescale 销售产品时遵循以下网址中包含的标准销售条款和条件：[freescale.com/SalesTermsandConditions](http://freescale.com/SalesTermsandConditions)。

Freescale, the Freescale logo are trademarks of Freescale Semiconductor, Inc., Reg. U.S. Pat. & Tm. Off. All other product or service names are the property of their respective owners.

© 2012, 2013 Freescale Semiconductor, Inc.

© 2012, 2013 飞思卡尔半导体有限公司。AN2467

Document Number: AN2467  
Rev 4.0 4/2007